



## PLANO DE ENSINO

### 1. IDENTIFICAÇÃO

|                        |                                  |                |   |        |               |                |             |
|------------------------|----------------------------------|----------------|---|--------|---------------|----------------|-------------|
| Componente Curricular: | Eletrônica Digital               |                |   |        |               |                |             |
| Unidade Ofertante:     | Faculdade de Engenharia Elétrica |                |   |        |               |                |             |
| Código:                | FEELT31503                       | Período/Série: | 4 |        | Turma:        |                |             |
| Carga Horária:         |                                  |                |   |        | Natureza:     |                |             |
| Teórica:               | 30                               | Prática:       | 0 | Total: | 30            | Obrigatória( ) | Optativa( ) |
| Professor(A):          | Ernane Antônio Alves Coelho      |                |   |        | Ano/Semestre: | 2025-2         |             |
| Observações:           |                                  |                |   |        |               |                |             |

### 2. EMENTA

Sistemas de Numeração, Álgebra de Boole, Circuitos lógicos combinacionais e sequenciais, Tecnologias de circuitos lógicos, Características elétricas dos circuitos lógicos, Máquinas de estados finitos, Memórias, Conversores de Dados e Dispositivos lógicos programáveis.

### 3. JUSTIFICATIVA

A disciplina de Sistemas Digitais é responsável pela introdução da lógica dedutiva nos Cursos da Faculdade de Engenharia Elétrica, permitindo ao discente a compreensão dos elementos e estruturas básicos da lógica combinacional e sequencial, visando construir uma base de conhecimento necessária à competência geral das Engenharias voltada à formulação e concepção de soluções e também relacionada às competências específicas direcionadas ao desenvolvimento de equipamentos eletroeletrônicos.

### 4. OBJETIVO

#### Objetivo Geral:

Ao final do curso o discente será capaz de interpretar as grandezas discretas representadas por meio de circuitos lógicos, analisar e sintetizar de circuitos lógicos combinacionais e sequenciais para aplicações diversas.

#### Objetivos Específicos:

Ao final da disciplina o estudante será capaz de:

- Identificar problemas de Engenharia onde a Lógica Dedutiva pode ser aplicada como solução;
- Analisar e projetar circuitos lógicos digitais combinacionais e/ou sequenciais capazes de solucionar problemas práticos de Engenharia Elétrica;
- Selecionar tecnologias e circuitos lógicos adequados à solução projetada;
- Implementar circuitos lógicos para prover a solução de problemas de Engenharia Elétrica.

### 5. PROGRAMA

- 1.1 Conceito
- 1.2. Tipos de Lógica (Dedutiva, indutiva e de predicados)
- 1.3. Lógica dedutiva (binária)
- 1.4. Leis fundamentais da Lógica Dedutiva
2. Lógica
  - 2.1. Grandezas analógicas versus grandezas digitais
  - 2.2. Sistemas de numeração (Binário, octal, hexadecimal) e BCD
  - 2.3. Transformações de Base
  - 2.4. Aritmética binária:
    - 2.4.1. Números sem sinal e números com sinal
    - 2.4.2. Flags de "carry" e "overflow"
    - 2.4.3. Complementos de base e base-1
3. Operações Lógicas e Álgebra de Boole
  - 3.1. Operações lógicas básicas: NOT, AND, OR
  - 3.2. Operações lógicas complementares: NAND, NOR, XOR, XNOR
  - 3.3. Funções lógicas e tabela verdade
  - 3.4. Álgebra de BoolePorta
    - 3.4.1. Postulados da Álgebra de Boole
    - 3.4.2. Teoremas da Álgebra de Boole
  - 3.5. Análise e Síntese de circuitos lógicos
  - 3.6. Formas canônicas: SOP e POS
  - 3.7. Técnicas de minimização: Álgebra de Boole, Mapa de Karnaugh, método Quine-McCluskey
4. Tecnologia de Circuitos Lógicos
  - 4.1. Circuitos lógicos TTL e CMOS
  - 4.2. Esquema interno de uma porta básica
  - 4.3. Faixas limites de tensões e correntes: VIH, VIL, VOH, VOL, IIH, IIL, IOH, IOL
  - 4.4. Atrasos de propagação, Fan-out e margem de ruído;
  - 4.5. Característica de entrada de circuitos lógicos (emissor/TTL e gate/CMOS, Schmitt Trigger)
  - 4.6. Característica de saída de circuitos lógicos: "totem pole", coletor/dreno aberto, "tri-state", "wired-AND"
  - 4.7. Compatibilidade entre famílias lógicas e conversão de sinais TTL/CMOS.
5. Lógica combinacional
  - 5.1. 5.1. Circuitos combinacionais clássicos:
    - 5.1.1. Circuitos somadores, meio somador, somador completo, somador/subtrator, "ripple-carry adder", "Carry look-ahead adder"
    - 5.1.2. Comparadores, codificadores, decodificadores, multiplexadores, demultiplexadores
  - 5.2. O multiplexador como gerador universal de funções digitais
  - 5.3. Conversores de dados: binário(BCD)/7-segmentos, binário/Gray
6. Lógica sequencial
  - 6.1. Diferenciação da lógica combinacional, o conceito de memória (estado interno)
  - 6.2. "Latches": Conceito, tipos e aplicações
  - 6.3. Atrasos de propagação, "setup time", "hold-time", "racing"
  - 6.4. "Flip-flops": Conceito, tipos e aplicações, pulse-triggered/edge-triggered flip-flops, flip-flop mestre-escravo, clock, entradas assíncronas
  - 6.5. Contadores síncronos e assíncronos
  - 6.6. Análise e síntese de circuitos sequenciais síncronos e assíncronos

- 7. Multivibradores
  - 7.1. Monoestável (retriggerable, nonretriggerable)
  - 7.2. Biestável
  - 7.3. Astável
- 8. Registradores
  - 8.1. Registrador de deslocamento (PIPO, SIPO, PISO, SISO)
  - 8.2. Contador em anel, contador Johnson
  - 8.3. “Random Access Memory” (RAM – estática e dinâmica)
  - 8.4. “Read Only Memory” (ROM)
  - 8.5. “Programmable Memories” (PROM, EPROM, EEPROM, FLASH)
- 9. Máquinas de Estados Finitos (FSM)
  - 9.1. Caracterização: FSM Moore, FSM Mealy
  - 9.2. Projeto de FSM’s: Identificação do problema, diagrama de estados, tabela de estados, tabela de excitação dos flip-flops e síntese da FSM
- 10. Conversão de dados
  - 10.1. Conversores D/A
    - 10.1.1. Conversores D/A resistores ponderados
    - 10.1.2. Conversores D/A escada R-2R
  - 10.2. Conversores A/D
    - 10.2.1. Conversores A/D integradores
    - 10.2.2. Conversores A/D aproximação sucessiva
    - 10.2.3. Conversores A/D pipeline
    - 10.2.4. Conversores A/D paralelos ou flash
- 11. Introdução à Logica Programável
  - 11.1. PLD - “Programmable Logical Devices”
  - 11.2. CPLD - “Complex Programmable Logical Devices”
  - 11.3. FPGA - “Field Programmable Gate Arrays”
  - 11.4. Introdução à Linguagem de descrição de “hardware” e softwares de programação

## 6. **METODOLOGIA**

A disciplina será desenvolvida por meio de aulas expositivo-dialogadas presenciais conforme o cronograma apresentado abaixo. Além disso, materiais de apoio como vídeos, documentos e apresentações em pdf serão disponibilizados via Moodle/UFU, assim como os questionários que integralizam parte das atividades avaliativas.

As aulas presenciais, descritas na tabela abaixo, as quais totalizam 30 horas-aula, serão desenvolvidas toda quinta-feira de 8:50 às 10:30, em local a ser confirmado pelo setor de espaço físico antes do início do semestre. As tarefas de estudo do material disponibilizado, solução de dúvidas e elaboração dos questionários serão desenvolvidas de forma extra-classe, totalizando 6 horas-aula, integralizando assim as 30 horas do curso.

Os questionários serão propostos via Moodle, em momento oportuno ao longo do curso, e as respectivas soluções devem ser postadas pelos discentes na plataforma até o último dia do período especificado na proposição da tarefa. Havendo qualquer problema para a execução da atividade, ou postagem desta, o discente deve fazer o registro do problema via email designado pelo professor ou via mensagens no Moodle.

Cronograma:

| Ordem | Data       | Aulas Teóricas                                                                                                                                                                                                                                                                                                                                                              |
|-------|------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 1     | 23/10/2025 | Apresentação do curso, avaliação e bibliografia. Grandezas analógicas (contínuas) e grandezas digitais (discretas). Sistemas de numeração, definição de bit, necessidade de utilização do sistema binário e conveniência das bases octal e hexadecimal, conversão decimal-binário-octal-hexadecimal, tamanho de palavra, byte, word. Codificação de caracteres, BCD, ASCII. |
| 2     | 30/10/2025 | Lógica, funções lógicas, circuitos lógicos, portas lógicas, tabela verdade.                                                                                                                                                                                                                                                                                                 |
| 3     | 06/11/2025 | Descrição algébrica de circuitos lógicos, Álgebra de Boole – Postulados e Teoremas, Teorema de DeMorgan, universalidade das portas NAND e NOR                                                                                                                                                                                                                               |
| 4     | 13/11/2025 | Análise de circuitos lógicos, mapa de Karnaugh, soma de produtos e produto de somas. Simplificação de circuitos lógicos.                                                                                                                                                                                                                                                    |
| 5     | 27/11/2025 | Circuitos combinacionais: somadores, subtratores, comparadores, codificadores e decodificadores, conversores de código, multiplexadores e demultiplexadores.                                                                                                                                                                                                                |
| 6     | 04/12/2025 | Aula de exercícios de revisão de circuitos combinacionais                                                                                                                                                                                                                                                                                                                   |
| 7     | 11/12/2025 | PROVA 1                                                                                                                                                                                                                                                                                                                                                                     |
| 8     | 18/12/2025 | Tecnologias de circuitos integrados, TTL, CMOS, velocidade e propagação, carregamento e “fan out”. Análise dos circuitos básicos de uma porta lógica, Coletor/dreno aberto, “tristate” e dispositivos “schmitt-trigger”                                                                                                                                                     |
| 9     | 05/02/2026 | Latches e “Flip-flops”, conceito, tipos e operação. Pulse-triggered/edge-triggered flip-flops, flip-flop mestre escravo, entradas assíncronas.                                                                                                                                                                                                                              |
| 10    | 12/02/2026 | Monoestáveis, biestáveis e astáveis, Registradores, Registradores de Deslocamento                                                                                                                                                                                                                                                                                           |
| 11    | 19/02/2026 | Contadores assíncronos e síncronos. Projeto de Contadores Síncronos.                                                                                                                                                                                                                                                                                                        |
| 12    | 26/02/2026 | Máquina de estados finitos, conceito e operação. Projeto e síntese de máquinas de estados finitos. Síntese e Análise de máquinas de estados finitos.                                                                                                                                                                                                                        |
| 13    | 05/03/2026 | Aula de exercícios de revisão de circuitos sequenciais                                                                                                                                                                                                                                                                                                                      |
| 14    | 12/03/2026 | PROVA 2                                                                                                                                                                                                                                                                                                                                                                     |
| 15    | 19/03/2025 | Avaliação de Recuperação - Toda a matéria                                                                                                                                                                                                                                                                                                                                   |

## 7. AVALIAÇÃO

A avaliação da disciplina será realizada conforme descrito na tabela abaixo. As provas 1 e 2 serão presenciais e realizadas conforme o cronograma apresentado anteriormente. Os questionários serão atividades assíncronas, sendo propostos e realizados via Moodle. Os discentes devem ficar atentos aos prazos para a elaboração dos questionários, especificados em sua proposição. A avaliação de recuperação é uma prova presencial referente a todo o conteúdo do curso, sendo aplicável somente para os discentes com frequência igual e superior a 75% do curso, e com resultado apurado nas avaliações anteriores inferior a 60 pontos. Discentes aprovados via avaliação de recuperação terão a nota final igual a 60 pontos, independente da pontuação apurada. A pontuação para cada tarefa é apresentada na tabela abaixo:

| Ordem | Pontos | Atividade avaliativa                                                                                                               |
|-------|--------|------------------------------------------------------------------------------------------------------------------------------------|
| 1     | 35*    | PROVA 1                                                                                                                            |
| 2     | 35*    | PROVA 2                                                                                                                            |
| 3     | 15*    | Questionário sobre circuitos combinacionais (via Moodle, maior nota em duas tentativas)                                            |
| 4     | 15*    | Questionário sobre tecnologia dos circuitos lógicos e circuitos sequenciais (via Moodle, maior nota em duas tentativas)            |
|       | 100*   | TOTAL                                                                                                                              |
| 1     | 35*    | Avaliação de Recuperação - substitui a menor nota entre a prova 1 ou 2 (somente discentes com nota <60% e frequência $\geq 75\%$ ) |

\* O plano em questão refere-se à dimensão teórica do Curso de Eletrônica Digital. Para os discentes do curso de Engenharia Mecatrônica, as notas acima terão peso 0.6, totalizando os 60 pontos a serem distribuídos na avaliação teórica.

## 8. BIBLIOGRAFIA

## **Básica**

1. FLOYD, Thomas L., Sistemas Digitais - Fundamentos e Aplicações - ISBN 8560031936 - Bookman - 9a Edição - 2007
2. WIDMER, Neal S.; TOCCI, Ronald J.; Sistemas Digitais - Princípios e Aplicações - ISBN 8576059223 - PRENTICE HALL - 11a Edição - 2011
3. AMARAL, Acácio Manuel Raposo, Eletrônica Digital - Fundamentos e Projeto - ISBN 978-972-618-992-3 - Edições Sílabo, Lda. - 1a Edição - 2019
4. SZAJNBERG, Mordka, Eletrônica Digital - Teoria, Componentes e Aplicações, ISBN-10:8521626053 - LTC - 1ª Edição - 2014

## **Complementar**

1. MENDONÇA, A.; ZELENOVSKY, R. Eletrônica Digital: Curso Prático e Exercícios. Rio de Janeiro: MZ Ed., 2004.
2. SHIBATA, W. M. Eletrônica Digital: Teoria e Experiência. São Paulo: Érica, 1989.
3. TAUB, H. Circuitos Digitais e Microprocessadores. São Paulo: McGraw-Hill, 1984.
4. TAUB, H. Digital Integrated Electronics. Tokyo: McGraw-Hill Kozakusha, 1977.
5. SEDRA, A. S.; SMITH, K.C. Microeletrônica. São Paulo: Makron Books, 1995.

## **9. APROVAÇÃO**

Aprovado em reunião do Colegiado realizada em: \_\_\_\_/\_\_\_\_/\_\_\_\_

Coordenação do Curso de Graduação: \_\_\_\_\_



Documento assinado eletronicamente por **Ernane Antonio Alves Coelho, Professor(a) do Magistério Superior**, em 22/10/2025, às 18:15, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Luciano Vieira Lima, Professor(a) do Magistério Superior**, em 25/10/2025, às 03:10, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



A autenticidade deste documento pode ser conferida no site [https://www.sei.ufu.br/sei/controlador\\_externo.php?acao=documento\\_conferir&id\\_orgao\\_acesso\\_externo=0](https://www.sei.ufu.br/sei/controlador_externo.php?acao=documento_conferir&id_orgao_acesso_externo=0), informando o código verificador **6793596** e o código CRC **2ECFE17A**.